

Docket No.: SON-2846  
(PATENT)

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Patent Application of:  
Masato YONEDA

Art Unit: N/A

Application No.: Not Yet Assigned

Filed: November 19, 2003

For: DATA RETRIEVAL DEVICE

**CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS**

MS Patent Application  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Dear Sir:

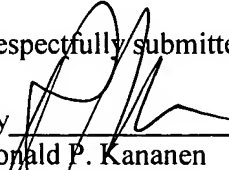
Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Japan	P2002-337202	November 20, 2002
Japan	P2003-328406	September 19, 2003

In support of this claim, a certified copy of the said original foreign applications are filed herewith.

Dated: November 19, 2003

Respectfully submitted,

By   
\_\_\_\_\_  
Ronald P. Kananen  
Registration No.: 24,104  
(202) 955-3750

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 2 年 1 1 月 2 0 日  
Date of Application:

出 願 番 号            特 願 2 0 0 2 - 3 3 7 2 0 2  
Application Number:  
[ST. 10/C]:            [ J P 2 0 0 2 - 3 3 7 2 0 2 ]

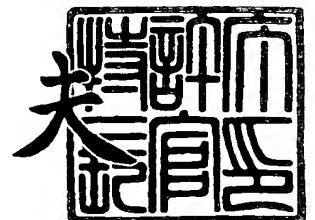
出 願 人            ソニー株式会社  
Applicant(s):



2 0 0 3 年   8 月 2 5 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 0290772202

【提出日】 平成14年11月20日

【あて先】 特許庁長官殿

【国際特許分類】 G11C 15/04

【発明者】

    【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
                                内

    【氏名】 米田 正人

【特許出願人】

    【識別番号】 000002185

    【氏名又は名称】 ソニー株式会社

【代理人】

    【識別番号】 100094053

    【弁理士】

    【氏名又は名称】 佐藤 隆久

【手数料の表示】

    【予納台帳番号】 014890

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

    【包括委任状番号】 9707389

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 データ検索装置、および、それを用いたデータ転送装置

【特許請求の範囲】

【請求項 1】

予め処理重要度プライオリティが決められた複数のルールデータを有するデータ群 A と、

前記データ群 A をデータの大小の順序により新たに順序付けをする大小順序付手段と、

前記大小順序付手段により前記データ群 A を加工した新たなデータ群 B と、

前記データ群 B をデータが小さい方または大きい方から、順次格納するデータストア領域 BLOCK k ( $k = 1, 2, 3, \dots$ ) を含むデータ格納手段と、

前記 BLOCK k の各々に格納される格納データの大きさの範囲を規定する格納データ大きさ範囲規定手段 k ( $k = 1, 2, 3, \dots$ ) と、

検索データと前記格納データ大きさ範囲規定手段 k ( $k = 1, 2, 3, \dots$ ) とを比較し、どの前記データストア領域 BLOCK k の格納データと前記検索データとを比較するかを指定する検索対象 BLOCK 指定手段と、

前記検索対象 BLOCK 指定手段により指定された前記 BLOCK k のみを検索時にアクティブにするアクティブ領域制御手段と、

を有するデータ検索装置。

【請求項 2】

前記データストア領域 BLOCK k ( $k = 1, 2, 3, \dots$ ) に格納されている前記ルールデータは、前記処理重要度プライオリティにしたがって順次配列されている

請求項 1 に記載のデータ検索装置。

【請求項 3】

前記データストア領域 BLOCK k ( $k = 1, 2, 3, \dots$ ) が連想メモリ素子で構成されている

請求項 1 に記載のデータ検索装置。

【請求項 4】

前記データストア領域BLOCK k ( $k = 1, 2, 3, \dots$ ) が連想メモリ素子で構成されている

請求項 2 に記載のデータ検索装置。

**【請求項 5】**

データ検索部を有し、当該データ検索部の検索結果に応じて、入力されるデータの転送を制御するデータ転送装置であって、

上記データ検索部が、

予め処理重要度プライオリティが決められた複数のルールデータを有するデータ群 A と、

前記データ群 A をデータの大小の順序により新たに順序付けをする大小順序付手段と、

前記大小順序付手段により前記データ群 A を加工した新たなデータ群 B と

前記データ群 B をデータが小さい方または大きい方から、順次格納するデータストア領域BLOCK k ( $k = 1, 2, 3, \dots$ ) を含むデータ格納手段と、

前記BLOCK k の各々に格納される格納データの大きさの範囲を規定する格納データ大きさ範囲規定手段 k ( $k = 1, 2, 3, \dots$ ) と、

検索データと前記格納データ大きさ範囲規定手段 k ( $k = 1, 2, 3, \dots$ ) とを比較し、どの前記データストア領域BLOCK k の格納データと前記検索データとを比較するかを指定する検索対象BLOCK指定手段と、

前記検索対象ブロック指定手段により指定された前記ブロック k のみを検索時にアクティブにするアクティブ領域制御手段と、

を有するデータ転送装置。

**【請求項 6】**

前記データストア領域ブロック k ( $k = 1, 2, 3, \dots$ ) に格納されている前記ルールデータは、前記処理重要度プライオリティにしたがって順次配列されている

請求項 5 に記載のデータ転送装置。

**【請求項 7】**

前記データストア領域ブロック  $k$  ( $k = 1, 2, 3, \dots$ ) が連想メモリ素子で構成されている

請求項 5 に記載のデータ転送装置。

**【請求項 8】**

前記データストア領域ブロック  $k$  ( $k = 1, 2, 3, \dots$ ) が連想メモリ素子で構成されている

請求項 6 に記載のデータ転送装置。

**【発明の詳細な説明】**

**【0001】**

**【発明の属する技術分野】**

本発明は、高速で低消費電力のデータ検索装置、および、それを用いたデータ転送装置に関するものである。

**【0002】**

**【従来の技術】**

インターネットの発展に伴って、パケットの高速経路探索やセキュリティ確保のために予め決められたルールデータとパケットデータとの高速な検索比較が要求されている。このような要求から、高速データ検索が可能な連想メモリ (CAM: Content Addressable Memory) が必須のデバイスとなってきている。しかしながら、この連想メモリは自らに格納された格納データ 1 つ 1 つに対応して比較回路を持ち、外部からの検索データと全ての格納データを一度に比較する構造を有する。そのため、きわめて高速な検索が可能となるが、全ての比較回路が同時に動くために、極めて大きな消費電力を必要とする。当然このデバイスを用いたデータ転送装置も高速なデータ転送が可能となるが、大きな消費電力が問題となっている。

**【0003】**

現在の CAM は 3 値 CAM と称され、1 つのデータは複数のビットデータで構成され、その各ビットは 0 と 1 と \* (ドントケア) の 3 種類を格納することができる。この格納されたデータと外部から入力される検索データとをビット毎に比較する。格納データのビットが 0 (または 1) で、検索データの対応ビットが 0

(または1)の時はビット比較結果が一致し、検索データが1(または0)のときは不一致ということになる。また、\* (ドントケア) は、検索データが0であっても1であっても一致することになる。この比較がデータを構成する全てのビットに対して行われ、その全てが一致したとき、はじめて格納データと検索データが一致することになる。

#### 【0004】

また、CAMに格納されるデータと外部からの検索データが複数個一致する場合が存在するので、その際に格納アドレスの小さい(あるいは大きい)順に出力するためのプライオリティ回路が存在する。通常は、この一致したデータのアドレスの一番小さいもののみが出力される構成になっている。したがって、ルールデータを作成する場合は、アドレスの小さい順に重要なルールデータを格納してゆくことになる。この一例を示したものが、図2である。

#### 【0005】

図2では簡単のために、格納ルールデータ100は大きく4ビットデータの3つの領域(A, B, C)に分かれており、そのルールデータのプライオリティ順(図中では、理解のために順番のプライオリティタグ102をつけているが、実際にはこのようなものは存在しない)にしたがって格納アドレス101の位置にそれぞれのルールデータが格納される。また、この格納ルールデータ100の中の\* (図中はこの記号1つで4ビットを表現している)はその値がなんでもよいことを示している。さらに、たとえば2-4というのは、そのデータが2から4の領域を表現することを表している。実際には、このような範囲の指定には、格納ルールデータ100の各ビットの値を適当な値にし、かつ複数の格納ルールデータ100で1つのルールを表現する場合もあるが、今回簡単のために1つの格納ルールデータ100で1つのルールが表現できるとしている。

#### 【0006】

##### 【発明が解決しようとする課題】

このように、CAMはルールデータを効率的に格納し、また、外部からのデータとの検索が極めて高速に行うことができるが、その消費電力が極めて大きい。これは、全ての格納ルールデータと一度に検索データを比較するからである。ま

た、CAMのプライオリティ回路の特性上、重要なルールほど、アドレスの小さい（または大きい）位置に格納する必要があり、外部からの検索データと一致するルールが存在するエリアを予め特定することが困難なためである。そのために、全てのルールデータに対して一致比較を行う必要があったためである。

#### 【0007】

本発明は、このような問題点に鑑み、CAMの高速検索特性を生かしつつも、低消費電力化が可能なデータ検索装置、および、それを用いたデータ転送装置を提案するものである。

#### 【0008】

##### 【課題を解決するための手段】

本発明に係るデータ検索装置およびデータ転送装置は、予め処理重要度プライオリティが決められた複数のルールデータを有するデータ群Aと、前記データ群Aをデータの大小の順序により新たに順序付けをする大小順序付手段と、前記大小順序付手段により前記データ群Aを加工した新たなデータ群Bと、前記データ群Bをデータが小さい方または大きい方から、順次格納するデータストア領域BLOCK $k$ （ $k=1, 2, 3, \dots$ ）を含むデータ格納手段と、前記BLOCK $k$ の各々に格納される格納データの大きさの範囲を規定する格納データ大きさ範囲規定手段 $k$ （ $k=1, 2, 3, \dots$ ）と、検索データと前記格納データ大きさ範囲規定手段 $k$ （ $k=1, 2, 3, \dots$ ）とを比較し、どの前記データストア領域BLOCK $k$ の格納データと前記検索データとを比較するかを指定する検索対象BLOCK指定手段と、前記検索対象BLOCK指定手段により指定された前記BLOCK $k$ のみを検索時にアクティブにするアクティブ領域制御手段と、を有する。

#### 【0009】

##### 【発明の実施の形態】

##### 〔第1の実施の形態〕

第1の実施の形態はデータ検索装置に関する。

本発明の実施の形態におけるデータ検索装置は、半導体メモリ集積回路、当該集積回路を搭載したモジュール、基板、あるいは、これらが筐体に収容された電子機器等で実現される。以下、本発明のデータ検索装置の要部である連想メモリ



(CAM)を中心に、実施の形態を説明する。

#### 【0010】

図1は、CAMの概略構成を示すブロック図である。同図に示すCAM10は、複数のメモリブロック1-1, 1-2, 1-3, …からなるデータ格納手段としてのCAM部1、メモリブロックの何れかをアクティブにするブロック選択制御手段2、および、検索制御手段3を有する。検索制御手段3は、データ検索に必要な制御を行うメモリ周辺回路であり、特に図示しないが、CAMセルに接続されたビット線、ビット補線、マッチ線等の各種信号線を選択し駆動する回路、書き込みや読み出し時のデータバッファ回路、電源回路等を含む。また、必要に応じて、検索データSKの一部のビットを比較対象から除くためのマスク機能も検索制御手段3に含まれる。

#### 【0011】

さてここで、本発明の実施例を従来例と同様な格納データ構造をもとに説明する。図2に示されるように格納ルールデータは11個存在し、そのルールデータは各4ビットずつの3つの領域A, B, Cに分かれている。

最もプライオリティが高いルールデータ100（同図に示されるプライオリティタグが「1」のものは、1番目のアドレスに格納されており、Aが11, Bが2-4, Cが3となっている。2番目のプライオリティのルールデータ100（同図に示されるプライオリティタグが「2」のものは2番目のアドレスに格納されており、Aが0, Bが6, Cが3-5となっている。また、一番プライオリティが低いルールデータ100（同図に示されるプライオリティタグが「11」のものは、11番目のアドレスに配置されており、Aが8, Bが2, Cが10となっている。

#### 【0012】

この例でもわかるように、A, B, Cを一連のデータとみなすと、最もプライオリティが高いルールデータ100はその大きさが110203から110403までの範囲を表し、2番目のプライオリティのルールデータ100は000603から00605の範囲を表し、11番目のプライオリティのルールデータ100は080210を表す。一方、この格納ルールデータと外部からの検索デー

タを比較するわけであるが、その際、従来のCAMは全ての格納ルールデータの比較回路が全て動くことになるわけである。

#### 【0013】

このように全ての格納ルールデータ100に対して比較しなければならないのは、格納ルールデータ100がある一般的な秩序（データの大小等）をもって配置されておらず、検索データSKと格納ルールデータ100の関係が全くわからないためである。

#### 【0014】

そこで、本発明では、あらたに、その格納ルールデータ100と検索データSKにある関係を見いだせるようにCAMデータを構成し、アクセスする部分を限定することで、低消費電力化をはかるものである。

#### 【0015】

さて、一般的な秩序の代表的なものとして、データの大小がある。そこで、これをまず大小の順番にならべ、それを4つずつのBLOCKにアサインしなおしたものが、図3である。大きさの順で並べた場合、本来のルールデータ100のプライオリティの順番は保たれていない。しかし、各BLOCKに格納されるルールデータ100の範囲は明確になる。たとえば、

BLOCK1は、000201（プライオリティタグ「4」のルールデータ）から011531（プライオリティタグ「7」のルールデータ）、

BLOCK2は、011502（プライオリティタグ「9」のルールデータ）から070431（プライオリティタグ「10」のルールデータ）、

BLOCK3は、080210（プライオリティタグ「11」のルールデータ）から120405（プライオリティタグ「5」のルールデータ）、となる。

#### 【0016】

しかし、ここでBLOCK1とBLOCK2の境界に問題が発生する。つまり、プライオリティタグ「7」のルールデータはみずから範囲をもち、010831から011531までのデータを表現している。一方、プライオリティタグ「9」のルールデータは011502を表している。つまり、プライオリティタグ「7」のル

ールデータはプライオリティタグ「9」のルールデータよりも小さい場合もあるし、また大きい場合もあるわけである。

#### 【0017】

このような場合に、このルールデータをどのBLOCK領域のデータとして扱うべきか、ということについて大きく2つの表現方法が考えられ、そのときの各BLOCKのデータ範囲は以下のようになる。

#### 【0018】

##### 1) 分割する方法

BLOCK1にはこのプライオリティタグ「7」のルールデータの011501までを、BLOCK2には011502から011531までのルールデータを分解して格納した場合、BLOCK1のデータ範囲は000201から011501（プライオリティタグ「7」のルールデータの一部）まで、BLOCK2のデータ範囲は011502（プライオリティタグ「7」のルールデータの一部）から070431まで、BLOCK3のデータ範囲は080210から120405までとなる。

#### 【0019】

##### 2) 分割なしの方法

BLOCK1にはこのプライオリティタグ「7」のルールデータの010800から011531の全てを格納し、BLOCK2にはプライオリティタグ「9」のルールデータの011502以降のルールデータを格納した場合、BLOCK1のデータ範囲は000201から011531まで、BLOCK2のデータ範囲は011502から070431まで、BLOCK3のデータ範囲は080210から120405までとなる。

このときはBLOCK1とBLOCK2の間でデータの範囲が重複していることに注意をする必要がある。

#### 【0020】

まずは、上記1) 分割する方法の場合のルールデータ格納状態を示したものが図4である。BLOCK1に表現されているプライオリティタグ「7」のルールデータは、010800から011501の範囲を表す（同図7Aと7B）。また、BLOCK2に表現されているプライオリティタグ「7」のルールデータは、011

502から011531までを表す（同図7C）。各BLOCKのなかでは、一応本来のルールデータの本来のプライオリティにもとづいたデータ配置にしてある。

#### 【0021】

さてこの状態で、外部からの検索データとどのように一致検索されるかを説明する。まず、この例ではルールデータ格納領域（BLOCK1からBLOCK3）のデータの範囲を表すものとして、BLOCK2のデータTopポインタTP2にはBLOCK2の最小データ011502、BLOCK3のデータTopポインタTP3にはBLOCK3の最小データ070200が予め入力されている。

#### 【0022】

外部からの検索データSK201の値を011503とする。このデータがRange Comparator21に入力され、データTopポインタTP2、TP3と比較され、その範囲が格納ルールデータのBLOCK2の範囲であることが判別される。

#### 【0023】

この判別結果により、BLOCK CONTROLLER23がBLOCK2のみをアクティブにする。同時に検索データSK201がルールデータ格納領域に対して入力し、検索を開始する。このようにして従来不可能であったアクティブ化する検索領域を限定し、CAMによる高速・低消費電力検索を可能とする。

#### 【0024】

また、格納ルールデータ領域の各BLOCKへのデータのアサインの方法として、データ範囲が重なっている上記2)の場合に関しては、図5を参照すると、同図ではBLOCKのデータ領域指定のために、各BLOCKに2つのポインタ（Top Pointer, End Pointer）をもっている。BLOCK1に関しては各々0, 2, 1と1, 15, 31、BLOCK2に関しては1, 15, 2と7, 4, 31、BLOCK3に関しては8, 2, 10と12, 4, 5となる。

#### 【0025】

上記1)の場合と同様に、まず検索データSK200はRange Comparator21で各BLOCKのTop PointerとEnd Pointerの値と比較される。いま、仮に検索データが011503とすると、検索対象領域はBLOCK1とBLOCK2ということになり、検索時にアクティブになる領域としてBLOCK1とBLOCK2が制御される。このと

き一致すべきプライオリティタグ「7」のルールデータはBLOCK 1 に格納されているため、BLOCK 1 で一致が発生する。

#### 【0 0 2 6】

このように、プライオリティタグ「7」のルールデータの範囲が0 1 0 8 0 0 から0 1 1 5 3 1であるため、プライオリティタグ「9」のルールデータに比べて小さい領域と大きい領域がある場合に、アドレスの小さいものを出力するような単純なCAMのプライオリティエンコーダ（図示せず）を使用するためには本来のルール上プライオリティの高いものを上位（アドレスの小さい）BLOCKに配置することが重要である。また、もちろん、プライオリティエンコーダ回路を特殊なプライオリティを判断制御するように設計することも可能ではある。

#### 【0 0 2 7】

##### [第2の実施の形態]

第2の実施の形態は、データ転送装置に関する。

#### 【0 0 2 8】

図6は、このデータ転送装置の構成を示すブロック図である。

図6に図解したデータ転送装置20は、第1の実施の形態で述べたCAM10を有する。また、データ転送装置20は、入力されるパケット200から検索データ201（または201A）を抽出するサーチキー抽出部11と、CAMの検索結果SCに基づいてパケット200の出力経路を選択する出力制御部12とを有する。

本例の出力制御部12の出力ポートにN本の出力経路300-1, 300-2, ..., 300-Nが接続されている。CAM10は、格納データに任意の大きさの範囲を持たせることができるので、この格納データのアドレスを、そのままパケット200の出力経路に対応させることができる。その場合、CAM10から出力される検索結果SCは、パケットの転送先の情報に応じて一意に決められる出力経路300-kに対応したメモリアドレスである。

あるいは、出力制御部12内に、例えば高速なRAMからなるデータ書き換え可能なルックアップテーブルを有し、これに検索結果CSと出力経路との対応関係を予め保持させることもできる。この場合、検索結果SCは、出力経路と直接

対応していなくてもよい。

#### 【0029】

上述した第1および第2の実施の形態では、以下に述べる利点が得られる。

CAMは、例えばSRAMベースのセル構成を有するため高速なデータ検索が可能である。

従来のCAMは、データがプライオリティ順に格納されているのみで、データ自身から判別できる固有の順位に基づいて配置されていないことから、検索データと格納データの関係が全く分からない。そのため、従来のCAMでは、検索データが入力されるごとに全てのCAMセルを短時間で一斉に駆動して、メモリの全領域に対し検索を行っていた。

本実施の形態では、メモリを複数のブロックに分け、原則的には1つのメモリブロックのみを、あるいは、1ブロックが数キロのデータを保持する通常のメモリブロックの規模から言うと確率的に少ないが、場合によっては2つのメモリブロックを駆動する。そのため、メモリ容量が大きく、ブロック数が多いほど、消費電力の低減効果大きい。

また、例えばサーバー側や中継用のルータでは、極めて短い時間に非常に大量のパケットを処理するため消費電力が増大する。CAMチップの消費電力の増大は、チップの発熱により誤動作を引き起こし、高速性能を阻害する。これが、CAMの集積化を進めるうえでのボトルネックになっていた。本実施の形態では、CAMの消費電力を数分の1から1桁以上大幅に低減できるため、このような大規模なルータ等の性能を飛躍的に向上させることが可能となる。

#### 【0030】

なお、上述した実施の形態では、特にブロック選択制御の処理が、専用あるいは既存のCPUなどにおいてプログラムにより実行させる、アルゴリズムベースの実施の形態も可能である。この場合、より高速な処理が可能となる。

#### 【0031】

##### 【発明の効果】

本発明の構成をもつデータ検索装置を構成することで、従来CAMの大きな問題点であった大きな消費電力の発生を抑えることが可能になる。これにより、C

AM本来の格納データの構成が自由に変えられ、かつ高速検索を可能とする高速・低消費電力CAMが実現できる。

この消費電力データ検索装置およびそれを用いたデータ転送装置の実現は、インターネットが進歩しているアメリカでは大きな社会課題になっており、今後この傾向は全世界におよぶものであり、その工業的価値はきわめて大きいものである。

#### 【図面の簡単な説明】

##### 【図1】

第1の実施の形態のCAMの概略構成を示すブロック図である。

##### 【図2】

第1の実施の形態のデータ格納方法の比較例として、一般的なデータ格納方法を示す図である。

##### 【図3】

第1の実施の形態のデータ格納方法を示す図である。

##### 【図4】

第1の実施の形態におけるブロック選択制御手段の構成とデータ格納の例を示す図である。

##### 【図5】

第1の実施の形態におけるブロック選択制御手段の他の構成とデータ格納の例を示す図である。

##### 【図6】

第2の実施の形態のデータ転送装置の構成を示すブロック図である。

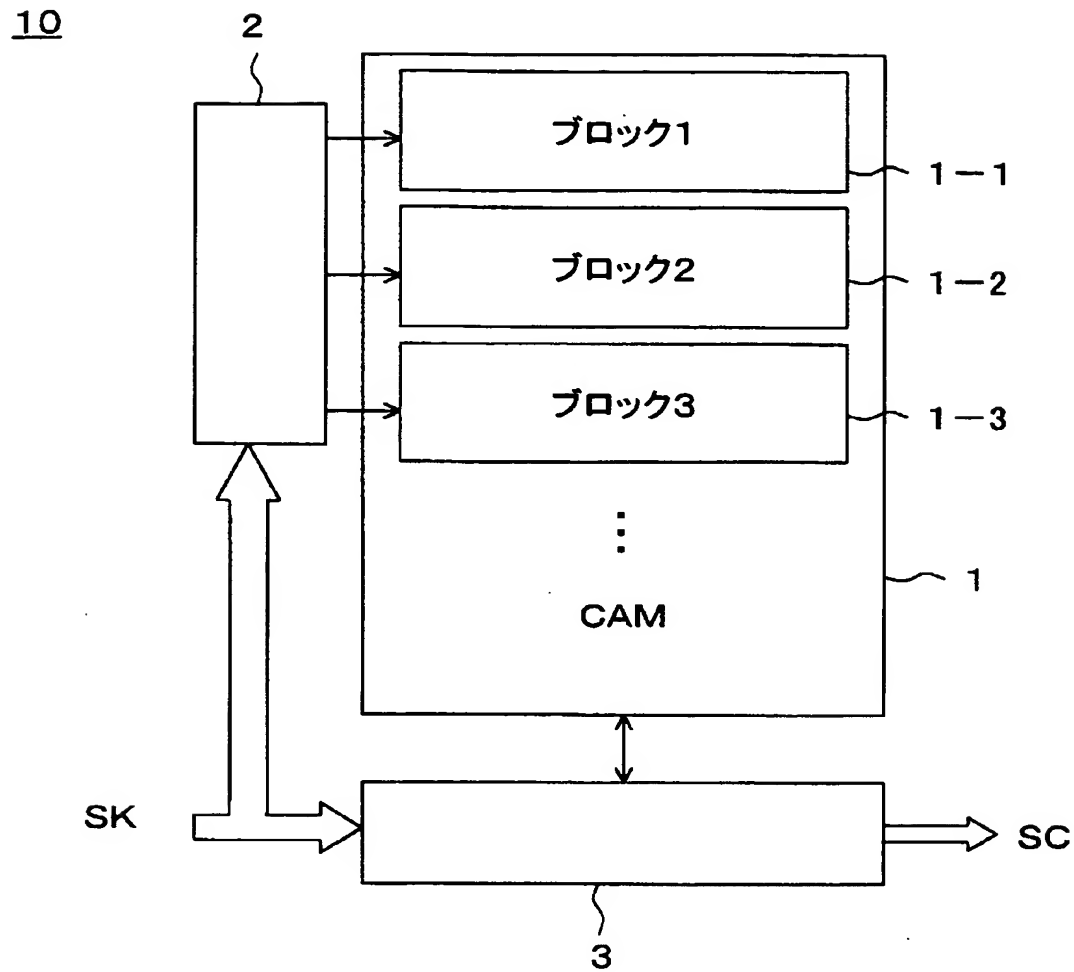
#### 【符号の説明】

1…データ格納手段、1-1等…メモリブロック、2…ブロック選択制御手段、3…検索制御手段、10…内容アドレスメモリ部（CAM）、11…サーチキー抽出部、12…出力制御部、20…データ転送装置、21…Range Comparator、22…ポインタレジスタ、23…BLOCK CONTROLLER、100…格納ルールデータ、201…検索データ（SK）。

【書類名】

図面

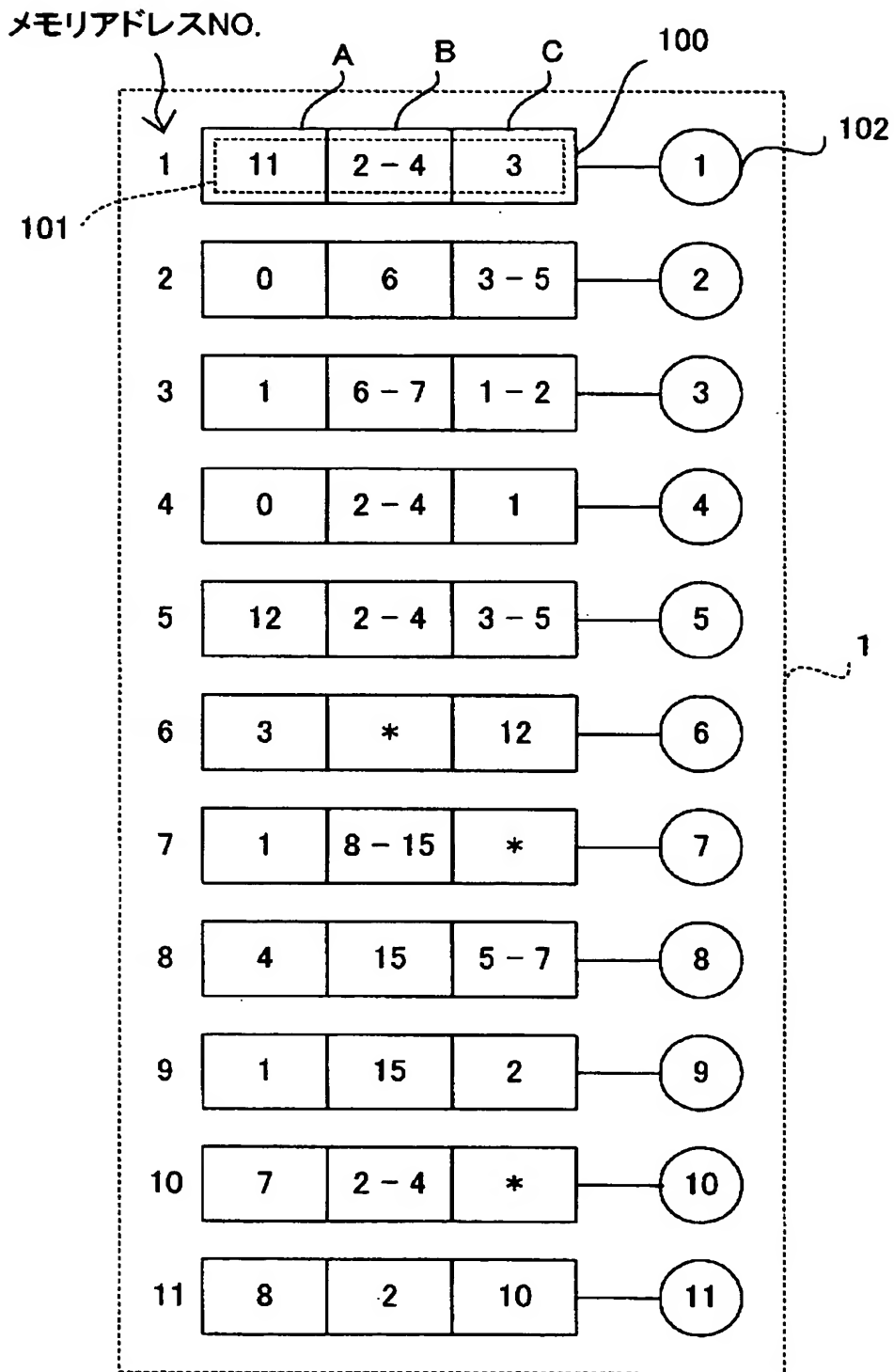
【図 1】



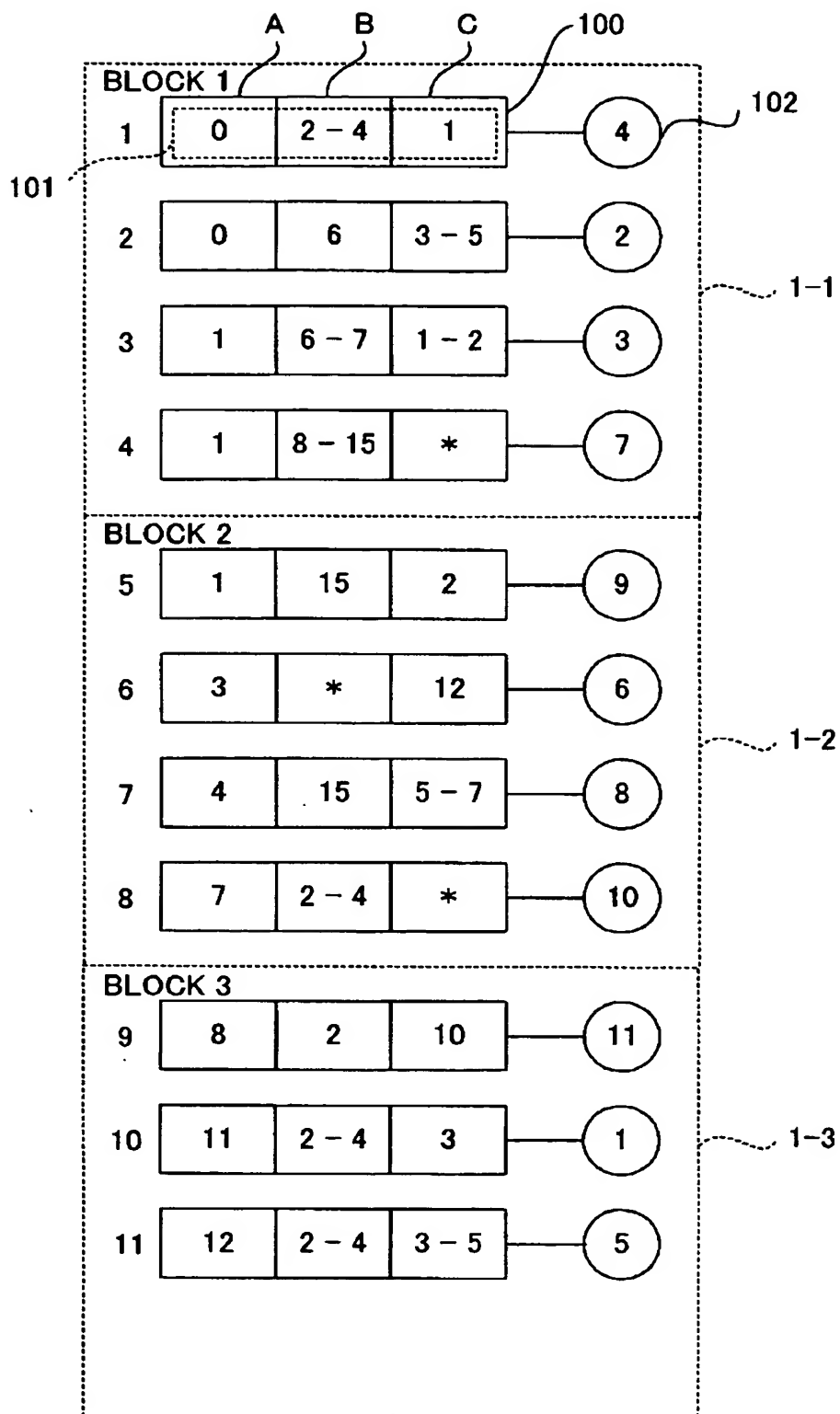
SK: 検索データ  
SC: 検索結果



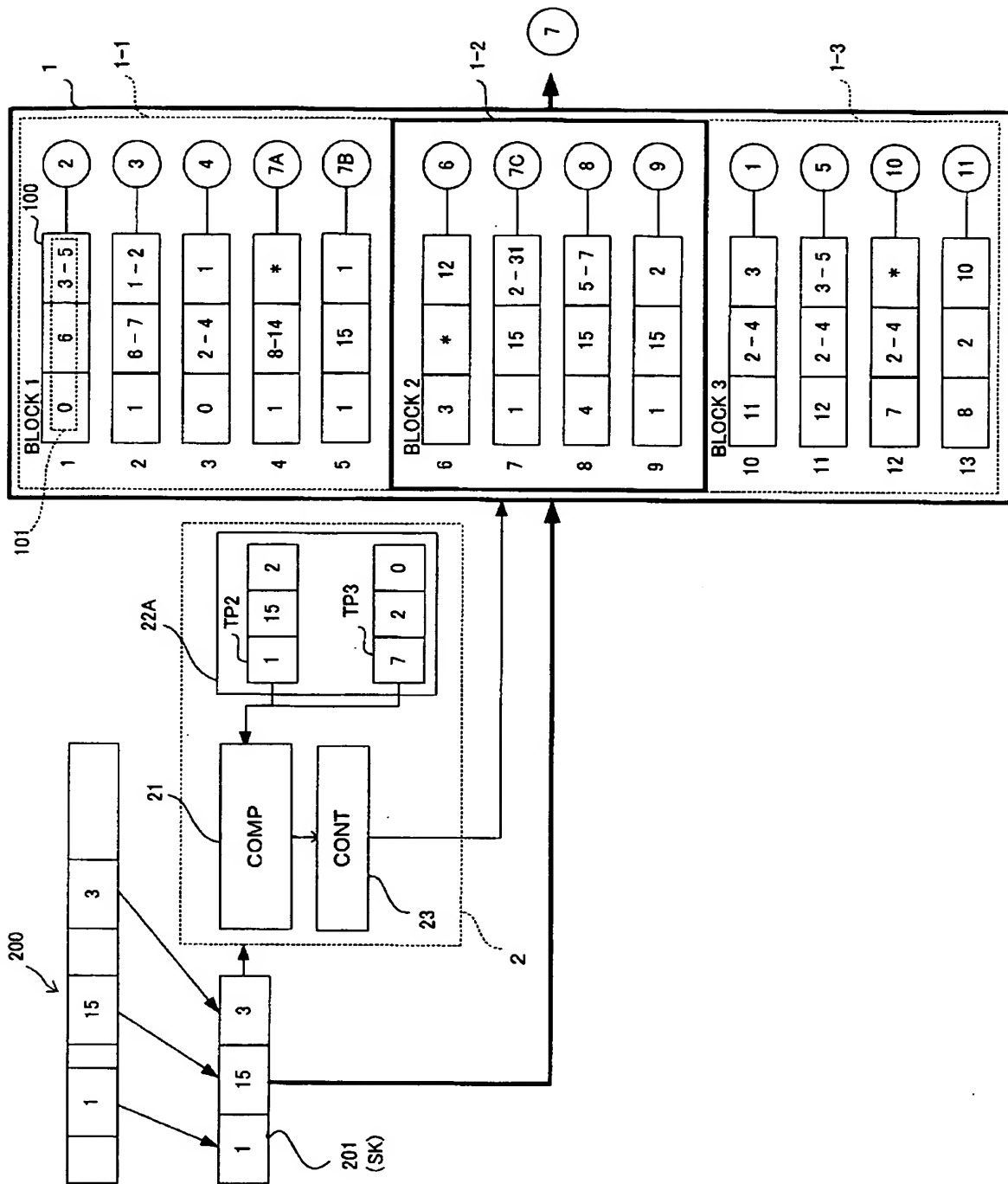
【図 2】



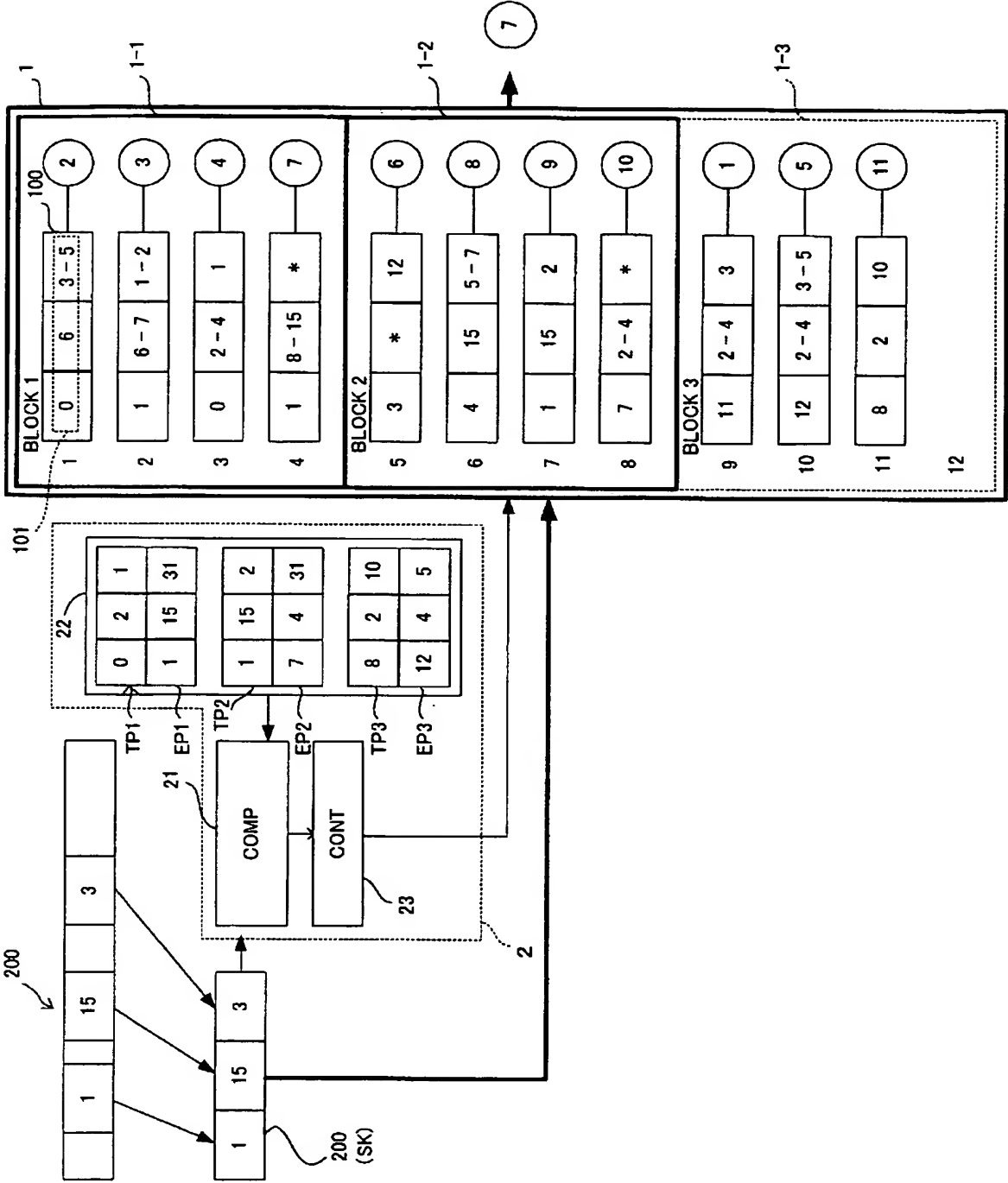
【図 3】



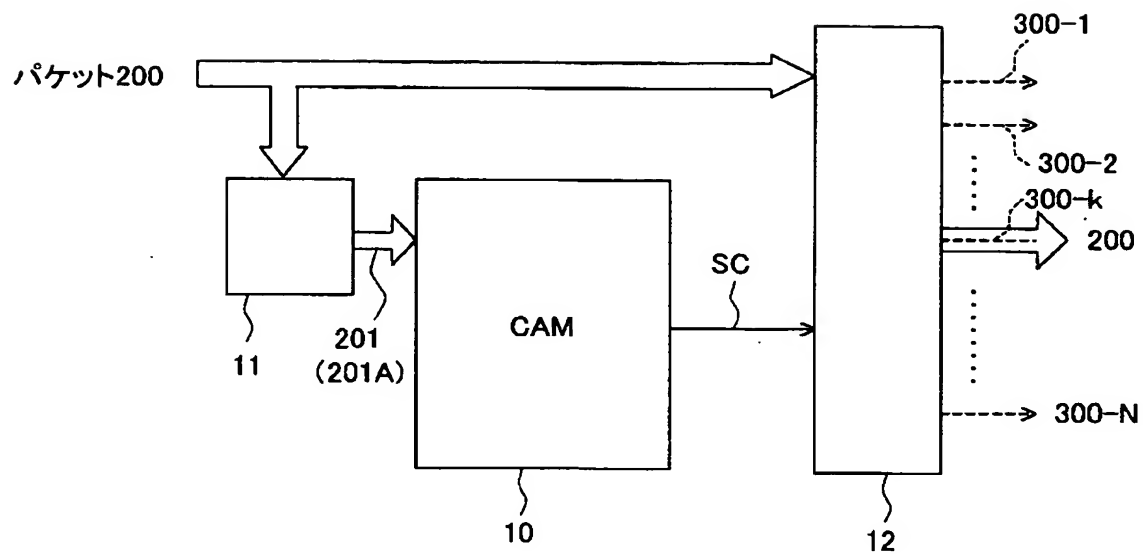
【図 4】



【図 5】



【図 6】

20

10: 内容アドレスメモリ部  
12: 出力制御部  
20: データ転送装置  
300-1~300-N: 出力経路

【書類名】 要約書

【要約】

【課題】 データ検索において、CAMの高速検索特性を生かしつつも、低消費電力化を可能とする。

【解決手段】 データ群Aをデータの大小の順序により新たに順序付けをしてデータ群Bとする大小順序付手段と、データ群Bをデータが小さい方または大きい方から、順次格納するデータストア領域BLOCK k ( $k = 1, 2, 3, \dots$ )を含むデータ格納手段1と、BLOCK kの格納データの大きさの範囲を規定する格納データ大きさ範囲規定手段k ( $k = 1, 2, 3, \dots$ )と、検索データと格納データ大きさ範囲規定手段k ( $k = 1, 2, 3, \dots$ )とを比較し、どのデータストア領域BLOCK kの格納データと前記検索データとを比較するかを指定する検索対象BLOCK指定手段21と、指定されたBLOCK kのみを検索時にアクティブにするアクティブ領域制御手段23と、を有する。

【選択図】 図4

特願 2 0 0 2 - 3 3 7 2 0 2

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 2 1 8 5 ]

1. 変更年月日  
[変更理由]

1 9 9 0 年 8 月 3 0 日  
新規登録

住 所  
氏 名

東京都品川区北品川 6 丁目 7 番 3 5 号  
ソニー株式会社